

[11] Unexamined Japanese Patent Publication No.: S54 - 86766

[43] Date of Publication of Application: July 10, 1979

[22] Application No. S52 - 154745

[22] Date of Application: December 22, 1977

5 [76] Inventor: Tamio Saito

[71] Applicant: Toshiba Co., Ltd.

[51] Int. Cl: H 05 K 1/02, H 05 K 3/34

[54] Title of the Invention: Integrated Circuit Substrate

10 [Claim 1]

An integrated circuit substrate comprising:

a heat proof substrate;

a conductive pattern formed on the substrate;

a metal film formed for solder preventive purpose on a given place of

15 the conductive pattern; and

means for oxidizing the metal film.

[Claim 2]

The integrated circuit substrate of claim 1, wherein the metal film uses nickel.

20 [Claim 3]

The integrated circuit substrate of claim 1, wherein the metal film uses chromium.

[Claim 4]

25 The integrated circuit substrate of claim 1, wherein the metal film uses titanium.

[Brief Description of the Drawings]

Fig. 1 and Fig. 2 show sectional views illustrating constructions of

conventional structural means.

Fig. 3 and Fig. 4 show sectional views illustrating an exemplary embodiment of the present invention.

[Description of Reference Marks]

- 5    21: substrate,    22: wiring pattern made of copper  
     23: metal film,    25: solder

## ⑫公開特許公報(A)

昭54-86766

⑮Int. Cl.<sup>2</sup>

識別記号

⑯日本分類

庁内整理番号

⑰公開 昭和54年(1979)7月10日

H 05 K 1/02

59 G 4

7638-5F

H 05 K 3/34

59 G 401

6370-5F

発明の数 1

審査請求 未請求

(全 3 頁)

## ⑭集積回路基板

東京芝浦電気株式会社青梅工

場内

⑱特 願 昭52-154745

⑲出 願 人 東京芝浦電気株式会社

⑳出 願 昭52(1977)12月22日

川崎市幸区堀川町72番地

㉑発 明 者 斎藤民雄

㉒代 理 人 弁理士 鈴江武彦 外2名

青梅市末広町2丁目9番地の1

## 明 細 書

## 1. 発明の名称

集 積 回 路 基 板

## 2. 特許請求の範囲

(1) 耐熱性基板と、この基板上に形成された導電パターンと、この導電パターン上の所定部位に形成された半田阻止用の金属被膜と、この金属被膜を酸化させる手段とにより構成された集積回路基板。

(2) 金属被膜にニッケルを用いた特許請求の範囲第1項記載の集積回路基板。

(3) 金属被膜にクロムを用いた特許請求の範囲第1項記載の集積回路基板。

(4) 金属被膜にチタンを用いた特許請求の範囲第1項記載の集積回路基板。

## 3. 発明の詳細な説明

この発明は半田付によるボンディング手段によつて素子リードを導電パターンに電気的接続する構造の集積回路基板に関する。

従来、銅鍍金により導電パターンを構成する

集積回路基板に於いては、第1図に示される如く、ガラス、エポキシ樹脂等を用いた基板1の導電パターン2形成部分に対応した所定部位にスルーホール3を形成し、このスルーホール3に電子部品4のリード5を挿入して、その挿入部分に半田6を供給し、リード5を導電パターン2に半田付していた。この際、半田6が半田付に必要な部分以外の導電パターン2上に流れ込み、これによつて半田付部分に十分な半田6が供給されなくなる不具合を回避するためエポキシ樹脂等の半田にぬれない材料6を半田阻止材として導電パターン2上の所定部位に板状せしめて、半田6の不必要な部分への流れ込みを防止していた。しかし近年では半導体素子の集積度が高くなるにつれて高密度実装が進み、これに伴つて上記したような構成手段に代り、第2図に示される如く、スルーホールを用いずに、半導体素子等の電子部品1のリード1'をボンディングにより導電パターン2に半田接続する構成手段が採用されるようになって

てきた。この基板11には高耐熱性のエポキシ樹脂基板、セラミックス基板等が用いられ、この基板11を加熱することによる半田15の溶解によつてリード14aを導電パターン12に半田付接続するものである。この場合も半田付部分に充分な半田15を被着せしめるために、半田阻止材16を用いる必要があるが、従来のようなエポキシ樹脂等の半田阻止材では、部品14のリード14aを導電パターン12に半田付する際の加熱温度に耐えられない場合が多く（通常、エポキシ樹脂を用いた場合200℃〜230℃が使用限界）、従つて信頼性の高い半田阻止効果が期待できなかった。

また厚膜等で構成された基板に於いて、例えば金ペーストでパターン形成される基板に対しては半田阻止材として厚膜絶縁体を用いることは可能であるが、半田付性を改良した厚膜基板上に鍍金またはスパッタ、蒸着等で構成されるパルチ銅のパターンに対しては、焼成できる厚膜ペーストがないことと、パルチ銅が焼成不可

能であるため厚膜絶縁体による半田阻止材を用いることは不可能であつた。

この発明は上記実情に鑑みなされたもので、ボンディングの際の基板加熱時に於ける高温度にも充分耐え得るとともに不必要な部分への半田の流れ込みを確実に阻止することのできる半田阻止部を形成することができ、高精度かつ信頼性の高い半田付処理を確保することのできる集積回路基板を提供することを目的とする。

以下第3図および第4図を参照してこの発明の一実施例を説明する。第3図に於いて、21は耐熱性の集積回路基板（以下単に基板と呼称する）、22はこの基板21上に形成された銅配線パターン、23はこの銅配線パターン22上の所定部位に形成された半田阻止用の金属被膜である。ここで上記基板21には高耐熱性のエポキシ樹脂基板、セラミックス基板、または厚膜等の多層基板が用いられ、また、上記金属被膜23にはニッケルNi、チタンTiまたはクロムCr等の金属材料が用いられるもので、こ

の金属被膜23は鍍金、蒸着またはスパッタリング等により銅配線パターン22上の所定部位に被着される。而してこのようにして銅配線パターン22上の所定部位に被着された金属被膜23は、銅配線パターン22に対して半田の付着性を著しく悪化させるため、過酸化水素水等で表面を酸化処理する。

これにより金属被膜23は銅配線パターン22に対して200℃〜300℃程度の高温度に於いても充分な接着強度を有し、かつ表面が酸化されて半田の付きを銅配線パターン22に比し極めて悪いため、ボンディングの際の基板加熱時に於いても金属被膜23が銅配線パターン22より剥離することなく、銅配線パターン22の面部22aに供給される半田の面部22bへの流れ込みは金属被膜23により確実に阻止される。

第4図は上記した構成の基板上に半導体素子等の電子部品を実装した場合の半田付状態を示すもので、電子部品24のリード24a先端は

定量の半田25により確実に銅配線パターン22の面部22aに電気的接続される。すなわち半田付部分に供給された定量の半田25は金属被膜23によつて面部22bへの流れ込みが確実に阻止され、従つて供給された定量の半田25は面部22aとリード24a先端部との間に集中的に被着され、強固にしかも高い電気的特性を保つて半田付（ボンディング）がなされる。また上記金属被膜23は鍍金等により銅配線パターン22上に形成できるため、精密なパターンニングが可能であり、従つて高密度の集積回路基板に用いて実用性が高い。

以上詳記したような構成により、ボンディングの際の基板加熱時に於ける高温度にも充分耐え得るとともに不必要な部分への半田の流れ込みを確実に阻止することのできる半田阻止部が高精度をもつて形成でき、以つて高精度かつ信頼性の高い半田付処理が確保できる集積回路基板を提供することができる。

#### 4. 図面の簡単な説明

第1図および第2図はそれぞれ従来の構成手段を説明するための構成断面図、第3図および第4図はこの発明の一実施例を示す構成断面図である。

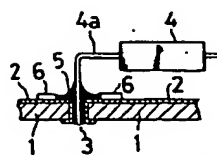
21…基板

22…銅配線パターン

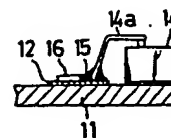
23…金属被膜

25…半田。

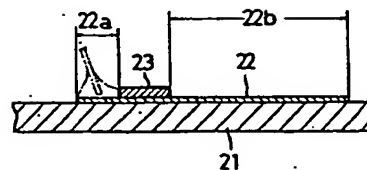
第1図



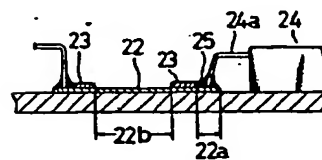
第2図



第3図



第4図



出願人代理人 弁護士 鈴江武彦

BEST AVAILABLE COPY